

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 1 年 6 月 6 日
Date of Application:

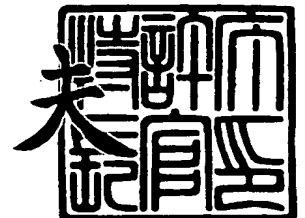
出 願 番 号 特 願 2 0 0 1 - 1 7 1 1 1 3
Application Number:
[ST. 10/C]: [J P 2 0 0 1 - 1 7 1 1 1 3]

出 願 人 株式会社アドバンテスト
Applicant(s):

2 0 0 3 年 9 月 1 8 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康



出証番号 出証特 2 0 0 3 - 3 0 7 6 9 2 0

【書類名】 特許願

【整理番号】 10277

【提出日】 平成13年 6月 6日

【あて先】 特許庁長官 殿

【国際特許分類】 G01R

【発明の名称】 電源回路、及び試験装置

【請求項の数】 16

【発明者】

 【住所又は居所】 東京都練馬区旭町 1 丁目 3 2 番 1 号株式会社アドバンテスト内

 【氏名】 橋本 好弘

【特許出願人】

 【識別番号】 390005175

 【氏名又は名称】 株式会社アドバンテスト

【代理人】

 【識別番号】 100104156

 【弁理士】

 【氏名又は名称】 龍華 明裕

 【電話番号】 (03)5366-7377

【手数料の表示】

 【予納台帳番号】 053394

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電源回路、及び試験装置

【特許請求の範囲】

【請求項 1】 負荷に電圧を供給する電源回路であって、
予め定められた電圧を発生する電源部と、
前記電源部と前記負荷とを電氣的に接続する電氣的経路と、
前記電氣的経路から電流を引き込む電流引き込み部と、
前記負荷が受け取る電圧に基づいて、前記電流引き込み部が前記電氣的経路から引き込む電流を制御する電流制御部と
を備えることを特徴とする電源回路。

【請求項 2】 前記電流引き込み部は、前記電氣的経路に、前記負荷と並列に接続することを特徴とする請求項 1 に記載の電源回路。

【請求項 3】 前記電流引き込み部と、前記負荷との間の前記電氣的経路に、前記負荷と並列に接続し、前記負荷が受け取る電流が増大した場合に、前記電氣的経路に電流を供給し、前記負荷が受け取る電流が減少した場合に、前記電氣的経路から電流を引き込む第 1 電流変化部を更に備えることを特徴とする請求項 2 に記載の電源回路。

【請求項 4】 前記第 1 電流変化部は、コンデンサであることを特徴とする請求項 3 に記載の電源回路。

【請求項 5】 前記電源部と前記電流引き込み部との間の、前記電氣的経路のインダクタンス成分は、前記電流引き込み部と前記負荷との間の、前記電氣的経路のインダクタンス成分より大きいことを特徴とする請求項 2 から 4 のいずれかに記載の電源回路。

【請求項 6】 前記電流制御部は、前記負荷が受け取る電圧が、予め定められた電圧値より低くなった場合に、前記電流引き込み部が前記電氣的経路から引き込む電流を実質的に零とすることを特徴とする請求項 1 から 5 のいずれかに記載の電源回路。

【請求項 7】 前記電流制御部は、前記負荷が受け取る電圧が、予め定められた電圧値より高くなった場合に、前記電流引き込み部が前記電氣的経路から

引き込む電流を予め定められた値とすることを特徴とする請求項 1 から 6 のいずれかに記載の電源回路。

【請求項 8】 前記電源部と前記電流引き込み部との間の前記電氣的経路に、前記電流引き込み部と並列に接続し、前記電流引き込み部が引き込む電流が増大した場合に、前記電氣的経路に電流を供給し、前記電流引き込み部が引き込む電流が減少した場合に、前記電氣的経路から電流を引き込む第 2 電流変化部を更に備えることを特徴とする請求項 1 から 7 のいずれかに記載の電源回路。

【請求項 9】 前記第 2 電流変化部は、コンデンサであることを特徴とする請求項 8 に記載の電源回路。

【請求項 10】 前記第 2 電流変化部である前記コンデンサは、前記第 1 電流変化部である前記コンデンサより大きい容量を有することを特徴とする請求項 9 に記載の電源回路。

【請求項 11】 前記電氣的経路は、
前記電源部と前記電流引き込み部との間に配置された第 1 コイルと、
前記電流引き込み部と前記負荷との間に配置された、前記第 1 コイルよりインダクタンスの小さい第 2 コイルと
を有することを特徴とする請求項 1 から 10 のいずれかに記載の電源回路。

【請求項 12】 前記電流引き込み部は、MOS-FET を有することを特徴とする請求項 1 から 11 のいずれかに記載の電源回路。

【請求項 13】 前記 MOS-FET のドレイン端子を前記電氣的経路に接続し、ソース端子を接地することを特徴とする請求項 12 に記載の電源回路。

【請求項 14】 前記 MOS-FET を、飽和電流領域で駆動させる手段を更に備えることを特徴とする請求項 13 に記載の電源回路。

【請求項 15】 前記 MOS-FET の前記ドレイン端子におけるドレイン電圧に基づいて、ゲート端子に電圧を印加する手段を備えることを特徴とする請求項 14 に記載の電源回路。

【請求項 16】 電子デバイスを試験する試験装置であって、
前記電子デバイスを試験するための試験パターンを発生するパターン発生部と

前記電子デバイスが、前記試験パターンに基づいて出力する出力信号に基づいて、前記電子デバイスの良否を判定する判定部と、

前記電子デバイスを駆動させるための電力を、前記電子デバイスに供給する電源回路と

を備え、

前記電源回路は、

予め定められた電圧を発生する電源部と、

前記電源部と前記電子デバイスとを電氣的に接続する電氣的経路と、

前記電氣的経路から電流を引き込む電流引き込み部と、

前記電子デバイスが受け取る電圧に基づいて、前記電流引き込み部が前記電氣的経路から引き込む電流を制御する電流制御部と

を有することを特徴とする試験装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、電圧を供給する電源回路、及び電子デバイスを試験する試験装置に関する。特に、定電圧を供給する電源回路に関する。

【0 0 0 2】

【従来の技術】

従来、例えば半導体メモリを試験するための試験装置等において、半導体メモリを駆動させるための電源は、半導体メモリの破損等を防ぐため、半導体メモリに定電圧を供給する電圧発生回路が用いられている。現在、負荷に定電圧を供給する装置として、例えば特開平 7 - 3 3 3 2 4 9 号公報に開示されている電圧発生回路が知られている。この電圧発生回路では、負荷に電圧を供給する供給線に流れる電流の増減に基づいて、供給線から引き込む電流を増減させている。

【0 0 0 3】

【発明が解決しようとする課題】

しかし、従来の定電圧発生回路を高速動作させるためには、高性能の引き算回路等のアナログ回路が必要となる。また、回路規模の増大等の不都合が生じてい

た。また、実際に抵抗に電流が流れてから、電流を制御するため、動作に遅れが生じる場合があった。

【0004】

そこで本発明は、上記の課題を解決することのできる電源回路及び試験装置を提供することを目的とする。この目的は、特許請求の範囲における独立項に記載の特徴の組み合わせにより達成される。また従属項は本発明の更なる有利な具体例を規定する。

【0005】

【課題を解決するための手段】

上記課題を解決するために、本発明の形態においては、負荷に電圧を供給する電源回路であって、予め定められた電圧を発生する電源部と、電源部と負荷とを電氣的に接続する電氣的経路と、電氣的経路から電流を引き込む電流引き込み部と、負荷が受け取る電圧に基づいて、電流引き込み部が電氣的経路から引き込む電流を制御する電流制御部とを備えることを特徴とする電源回路を提供する。

【0006】

電流引き込み部は、電氣的経路に、負荷と並列に接続してよい。電流引き込み部と、負荷との間の電氣的経路に、負荷と並列に接続し、負荷が受け取る電流が増大した場合に、電氣的経路に電流を供給し、負荷が受け取る電流が減少した場合に、電氣的経路から電流を引き込む第1電流変化部を更に備えてよい。第1電流変化部は、コンデンサであってよい。

【0007】

電源部と電流引き込み部との間の、電氣的経路のインダクタンス成分は、電流引き込み部と負荷との間の、電氣的経路のインダクタンス成分より大きくてよい。電流制御部は、負荷が受け取る電圧が、予め定められた電圧値より低くなった場合に、電流引き込み部が電氣的経路から引き込む電流を実質的に零としてよい。電流制御部は、負荷が受け取る電圧が、予め定められた電圧値より高くなった場合に、電流引き込み部が第電氣的経路から引き込む電流を予め定められた値としてよい。電源部と電流引き込み部との間の電氣的経路に、電流引き込み部と並列に接続し、電流引き込み部が引き込む電流が増大した場合に、電氣的経路に電

流を供給し、電流引き込み部が引き込む電流が減少した場合に、電氣的経路から電流を引き込む第2電流変化部を更に備えてよい。第2電流変化部は、コンデンサであってよい。

【0008】

第2電流変化部であるコンデンサは、第1電流変化部であるコンデンサより大きい容量を有してよい。電氣的経路は、電源部と電流引き込み部との間に配置された第1コイルと、電流引き込み部と負荷との間に配置された、第1コイルよりインダクタンスの小さい第2コイルとを有してよい。

【0009】

電流引き込み部は、MOS-FETを有してよい。MOS-FETのドレイン端子を電氣的経路に接続し、ソース端子を接地してよい。MOS-FETを、飽和電流領域で駆動させる手段を更に備えてよい。MOS-FETのドレイン端子におけるドレイン電圧に基づいて、ゲート端子に電圧を印加する手段を備えてよい。

【0010】

本発明の第2の形態においては、電子デバイスを試験する試験装置であって、電子デバイスを試験するための試験パターンを発生するパターン発生部と、電子デバイスが、試験パターンに基づいて出力する出力信号に基づいて、電子デバイスの良否を判定する判定部と、電子デバイスを駆動させるための電力を、電子デバイスに供給する電源回路とを備え、電源回路は、予め定められた電圧を発生する電源部と、電源部と電子デバイスとを電氣的に接続する電氣的経路と、電氣的経路から電流を引き込む電流引き込み部と、電子デバイスが受け取る電圧に基づいて、電流引き込み部が電氣的経路から引き込む電流を制御する電流制御部とを有することを特徴とする試験装置を提供する。

【0011】

尚、上記の発明の概要は、本発明の必要な特徴の全てを列挙したものではなく、これらの特徴群のサブコンビネーションも又、発明となりうる。

【0012】

【発明の実施の形態】

以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は特許請求の範囲にかかる発明を限定するものではなく、又実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

【0013】

図1は、本発明に係る試験装置100の構成の一例を示す。試験装置100は、パターン発生部10、電源回路30、及び判定部20を備える。本発明において、試験されるべき電子デバイス12は、複数の半導体素子を有するデジタル回路を有してよく、またデジタル／アナログ混在回路を有してもよい。例えば、電子デバイス12は、半導体メモリであってよい。

【0014】

パターン発生部10は、電子デバイス12を試験するための試験パターンを発生し、電子デバイス12に供給する。パターン発生部10は、電子デバイス12を試験する試験項目に応じて、様々な試験パターンを生成することが好ましい。例えば、パターン発生部10は、電子デバイス12の複数の半導体素子の全てを少なくとも一度動作させる試験パターンを、電子デバイス12に供給することが好ましい。例えば、電子デバイス12が半導体メモリである場合、パターン発生部10は、半導体メモリの全てのアドレスについて、正常に書き込みできるか否かを試験する試験パターンを、電子デバイス12に供給する。

【0015】

電源回路30は、電子デバイス12を駆動させるための電力を、電子デバイス12に供給する。電源回路30は、電子デバイス12にはほぼ一定となる電圧を供給する。電源回路30が、電子デバイス12にはほぼ一定となる電圧を供給することにより、電子デバイス12に供給される電流が急激に変化する場合においても、電子デバイス12を破損することなく、試験を行うことができる。

【0016】

判定部20は、電子デバイス12が、試験パターンに基づいて出力する出力信号に基づいて、電子デバイス12の良否を判定する。例えば、パターン発生部10は、電子デバイス12が試験パターンに基づいて出力するべき期待値信号を生成し、判定部20は、当該期待値信号と当該出力信号とを比較し、電子デバイス

12の良否を判定してよい。また、電子デバイス12が半導体メモリである場合、判定部20は、電子デバイス12の所定のアドレスに所定の信号が格納されたか否かに基づいて、電子デバイス12の良否を判定してよい。この場合、判定部20は、電子デバイス12が所定のアドレスに格納した信号を読み込む手段を有することが好ましい。

【0017】

図2は、電源回路30の構成の一例を示す。電源回路30は、負荷である電子デバイス12に電圧を供給する。電源回路30は、電源部32と、電氣的経路36と、電流引き込み部40と、電流制御部50と、第1電流変化部34と、第2電流変化部38とを備える。電源部32は、予め定められた電圧を発生する。図2に示すように、電源部32は、直流電圧源であってよい。

【0018】

電氣的経路36は、電源部32と電子デバイス12とを電氣的に接続する。電流引き込み部40は、電氣的経路36から電流を引き込む。例えば、電源部32が電流 I_1 を発生し、電流引き込み部40が電流 I_2 を引き込む場合、負荷に供給される電流 I_3 は、 $I_3 = I_1 - I_2$ である。図2に示すように、電流引き込み部40は、電氣的経路36に、電子デバイス12と並列に接続する。電流引き込み部40は、電氣的経路36から電流を引き込み、引き込んだ電流を基準電位に出力する。

【0019】

電流制御部50は、電子デバイス12が受け取る電圧に基づいて、電流引き込み部40が電氣的経路36から引き込む電流を制御する。例えば、電流引き込み部40は、電子デバイス12が受け取る電圧が、予め定められた電圧値より低くなった場合に、電流引き込み部40が電氣的経路から引き込む電流を実質的に零にしてよい。また、電流引き込み部40は、電子デバイス12が受け取る電圧が予め定められた電圧値より高くなった場合に、電流引き込み部40が電氣的経路36から引き込む電流を予め定められた値としてよい。

【0020】

第1電流変化部34は、電流引き込み部40と、電子デバイス12との間の電

氣的経路 36 に、電子デバイス 12 と並列に接続し、電子デバイス 12 が受け取る電流が増大した場合に、電氣的経路 36 に電流を供給し、電子デバイス 12 が受け取る電流が減少した場合に、電氣的経路から電流を引き込む。第 1 電流変化部 34 は、コンデンサであってよい。図 2 に示すように、第 1 電流変化部 34 の一端は基準電位に接続する。

【0021】

第 2 電流変化部 38 は、電源部 32 と電流引き込み部 40 との間の電氣的経路 36 に、電流引き込み部 40 と並列に接続し、電流引き込み部 40 が引き込む電流が増大した場合に、電氣的経路 36 に電流を供給し、電流引き込み部 40 が引き込む電流が減少した場合に、電氣的経路 36 から電流を引き込む。第 2 電流変化部 38 は、コンデンサであってよい。図 2 に示すように、第 2 電流変化部 38 の一端は基準電位に接続する。第 2 電流変化部 38 であるコンデンサは、第 1 電流変化部 34 であるコンデンサより大きい容量を有することが好ましい。

【0022】

電氣的経路 36 は、電源部 32 と電子デバイス 12 との間にインダクタンス成分を有する。電源部 32 と電流引き込み部 40 との間の、電氣的経路 36 のインダクタンス成分 L_2 は、電流引き込み部 40 と電子デバイス 12 との間の、電氣的経路 36 のインダクタンス成分 L_1 より大きいことが好ましい。例えば、電氣的経路 36 におけるインダクタンス成分のほとんどが、配線におけるインダクタンス成分によるものである場合、電流引き込み部 40 は、電子デバイス 12 に近い電氣的経路 36 に、接続することが好ましい。つまり、電源部 32 と電流引き込み部 40 との間の、電氣的経路 36 の長さは、電流引き込み部 40 と電子デバイス 12 との間の、電氣的経路 36 の長さより長いことが好ましい。例えば、電源部 32 と電流引き込み部 40 との間の電氣的経路 36 の長さは、電流引き込み部 40 と電子デバイス 12 との間の電氣的経路 36 の長さの 3 倍以上であってよい。

【0023】

また、電氣的経路 36 は、電源部 32 と電流引き込み部 40 との間に配置された第 1 コイルと、電流引き込み部 40 と電子デバイス 12 との間に配置された、

第1コイルよりインダクタンスの小さい第2コイルとを有してよい。つまり、電氣的経路36におけるインダクタンスを、第1コイル及び第2コイルによって調整してよい。次に、電源回路30の動作について説明する。

【0024】

図3は、電子デバイス12に供給される電流が変化した場合の、電源回路30の動作を説明する。図3(a)は、電子デバイス12に供給される電流 I_O を示す。図3(a)において、横軸は時間を表し、縦軸は電流の強度を表す。図3(b)は、電子デバイス12が受け取る電圧、すなわち第1電流変化部34と、電氣的経路36との接続点における電圧 V_O の変化を示す。図3(b)において、横軸は図3(a)と同一の時間を表し、縦軸は電圧の強度を表す。図3(c)は、電流引き込み部40が引き込む電流 I_2 の変化を示す。図3(c)において、横軸は図3(a)と同一の時間を表し、縦軸は電流の強度を表す。図3(c)に示すように、電流引き込み部40は、定常状態において所定の電流 I_L を、電氣的経路36から引き込む。

【0025】

図3(a)に示すように、タイミング T_1 で電流 I_O が増大した場合、電氣的経路36におけるインダクタンス成分によって、電源部32、第2電流変化部38、及び電流引き込み部40における、電流の変化が遅れる。そのため、まず第1電流変化部34が、電流 I_O が増大した分の電流を、電氣的経路36に供給する。本例においては、第1電流変化部34であるコンデンサが、電流 I_O が増大した分の電流を、電氣的経路36に供給する。このため、コンデンサに蓄積される電荷量が減少し、図3(b)に示すように電圧 V_O が小さくなる。

【0026】

電流制御部50は、電圧 V_O が所定の電圧値 V_L より小さくなった場合に、電流引き込み部40が引き込む電流 I_2 をほぼ零にする。電流引き込み部40が引き込んでいた電流 I_L は、第1電流変化部34であるコンデンサと、電子デバイス12に供給され、コンデンサが充電され、電圧 V_O は定常値となる。

【0027】

次に、図3(a)に示すように、タイミング T_2 で電流 I_O が減少した場合、

電氣的経路 36 におけるインダクタンス成分によって、電源部 32、第 2 電流変化部 38、及び電流引き込み部 40 における、電流の変化が遅れる。そのため、まず第 1 電流変化部 34 が、電流 I_O が減少した分の電流を、電氣的経路 36 から引き込む。本例においては、第 1 電流変化部 34 であるコンデンサが、電流 I_O が減少した分の電流を、電氣的経路 36 から引き込む。このため、コンデンサに蓄積される電荷量が増大し、図 3 (b) に示すように電圧 V_O が大きくなる。

【0028】

電流制御部 50 は、電圧 V_O が所定の電圧値 V_H より大きくなった場合に、電流引き込み部 40 が引き込む電流 I_2 を、定常値 I_L とする。コンデンサが蓄積した電荷は、電流引き込み部 40 に流れ、電圧 V_O は定常値となる。

【0029】

本例において、電流制御部 50 は、電流引き込み部 40 が引き込む電流を、零又は定常値 I_L のいずれかに制御したが、他の例においては、電流制御部 50 は、電子デバイス 12 が受け取る電圧 V_O に基づいて、電流引き込み部 40 が引き込む電流を徐々に変化させてよい。

【0030】

以上説明した電源回路 30 によれば、電子デバイス 12 が受け取る電流が変化した場合に、電源部 32 と電流引き込み部 40 との間におけるインダクタンス成分による遅れの影響を受けずに、電子デバイス 12 にほぼ一定の電圧を精度よく供給することができる。また、電源部 32 として、高速に駆動する電圧源を用いる必要がない。電氣的経路 36 におけるインダクタンス成分 L_1 を十分小さくすることにより、電子デバイス 12 と電源部 32 との距離が大きい場合であっても、電子デバイス 12 が受け取る電圧をほぼ一定に制御することができる。電流引き込み部 40 は、一般に電源部 32 より非常に小さい規模で構成できるため、電流引き込み部 40 を、電子デバイス 12 の近くに配置することは容易であり、インダクタンス成分 L_1 を小さくすることができる。このため、例えば大容量の電源部 32 を使用して電子デバイス 12 の試験を行う場合、電源部 32 を電子デバイス 12 から十分距離を取って配置することができ、電源部 32 による熱、ノイズ等の影響を受けずに、精度よく電子デバイス 12 の試験を行うことができる。

【0031】

図4は、電流制御部50の構成の一例を示す。電流制御部50は、一例として比較器52及び比較器54を有する。比較器52は、電子デバイス12が受け取る電圧 V_O が、予め定められた電圧 V_H より大きいかな否かを判定する。例えば、比較器52は図4に示すように電圧 V_O から V_H を引いた値を算出してよい。一例として、比較器52における算出結果が正の値である場合、電流制御部50は、電流引きこみ部40が引きこむ電流を、予め定められた電流 I_L とする。

【0032】

比較器54は、電子デバイス12が受け取る電圧 V_O が、予め定められた電圧 V_L より小さいかな否かを判定する。例えば比較器54は、図4に示すように電圧 V_L から電圧 V_O を引いた値を算出してよい。一例として、比較器54における算出結果が負の値である場合、電流制御部50は、電流引きこみ部40が引きこむ電流をほぼ零とする。

【0033】

図4に示すように、電流制御部50は、比較器52及び比較器54に予め定められた電圧を与えるための電圧源56及び電圧源58を有してよい。また、本例において比較器52及び比較器54は、所定の電圧 V_H 及び V_L と、電子デバイス12が受け取る電圧 V_O とを比較したが、他の例においては、比較器52及び比較器54は、第2電流変化部38と電氣的経路36との接続点における電圧と、電子デバイス12が受け取る電圧 V_O とを比較してよい。例えば、比較器52は、電子デバイス12が受け取る電圧 V_O と、第2電流変化部38と電氣的経路36との接続点における電圧に所定の値を加算した値とを比較してよい。また、比較器54は、電子デバイス12が受け取る電圧 V_O と、第2電流変化部38と電氣的経路36との接続点における電圧から所定の値を減算した値とを比較してよい。

【0034】

また、電源回路30は、比較器52及び比較器54を動作させるかな否かを制御する制御信号を入力する手段を有してよい。電源回路30は、比較器52及び比較器54を動作させるかな否かを制御することにより、電子デバイス12に供給す

る電圧を一定電圧に制御するか否かを制御してよい。例えば、試験装置 100 が電子デバイス 12 の静特性及び動特性の試験を切り替える場合に、電源回路 30 は、電子デバイス 12 に供給する電圧を一定電圧に制御するか否かを切り替えてよい。例えば、電子デバイス 12 が受け取る電圧の変動が小さい試験を行う場合に、電流制御部 50 は電流引き込み部 40 が引き込む電流をほぼ零としてよい。電子デバイス 12 が受け取る電圧の変動が小さい場合に、電流引きこみ部 40 が引き込む電流をほぼ零に制御し、電子デバイス 12 が受け取る電圧の変動が大きい場合に、電子デバイス 12 が受け取る電圧をほぼ一定に制御するように、制御信号を入力することにより、電源回路 30 の電力効率を向上させることができる。

【0035】

図 5 は、電流引き込み部 40 の構成の一例を示す。電流引き込み部 40 は、複数又は一つの MOS-FET 42 を有してよい。本例においては、電流引き込み部 40 が複数の MOS-FET 42-1 ~ 42-n (但し n は整数を示す) を有する場合について説明する。

【0036】

複数の MOS-FET 42-1 ~ 42-n のドレイン端子は電氣的経路 36 に接続され、ソース端子は基準電位に接続される。電流制御部 50 (図 4 参照) は、それぞれの MOS-FET 42 のゲート端子に印加されるゲート電圧を制御することにより、電流引き込み部 40 が引き込む電流を制御してよい。また、電流引き込み部 40 が所定の電流を引き込む場合、電流制御部 50 は、MOS-FET 42 を飽和電流領域で駆動させるように、ゲート電圧を制御してよい。例えば、電流制御部 50 は、MOS-FET 42 のドレイン端子におけるドレイン電圧、すなわち電流引き込み部 40 と電氣的経路 36 (図 2 参照) との接続点における電圧に基づいて、ゲート端子に電圧を印加してよい。

【0037】

MOS-FET 42 のドレイン端子における電圧の変動範囲が既知である場合、電流制御部 50 は、ゲート電圧をドレイン端子における電圧の変動範囲に対応した電圧とすることにより、MOS-FET 42 を飽和電流領域で駆動させるこ

とができる。電子デバイス 12 の試験パターンに基づいて、電流引き込み部 40 と電氣的経路 36 との接続点における電圧の変動範囲は容易に推測することができる。MOS-FET 42 を飽和電流領域で駆動させることにより、電流引き込み部 40 における電流の引き込み量を精度よく制御することができる。また、図 5 に示すように、MOS-FET 42 を複数段接続することにより、電流引き込み部 40 は、任意の電流を引き込むことができる。

【0038】

以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更又は改良を加えることが可能であることが当業者に明らかである。その様な変更又は改良を加えた形態も本発明の技術的範囲に含まれ得ることが、特許請求の範囲の記載から明らかである。

【0039】

【発明の効果】

上記説明から明らかなように、本発明によれば、負荷電流が変化した場合であっても、負荷電圧を高速に制御することができる。このため、電子デバイス 12 の試験を精度よく行うことができ、また、試験中における電子デバイス 12 の破損を防ぐことができる。

【図面の簡単な説明】

【図 1】 本発明に係る試験装置 100 の構成の一例を示す。

【図 2】 電源回路 30 の構成の一例を示す。

【図 3】 電子デバイス 12 に供給される電流が変化した場合の、電源回路 30 の動作を説明する。

【図 4】 電流制御部 50 の構成の一例を示す。

【図 5】 電流引き込み部 40 の構成の一例を示す。

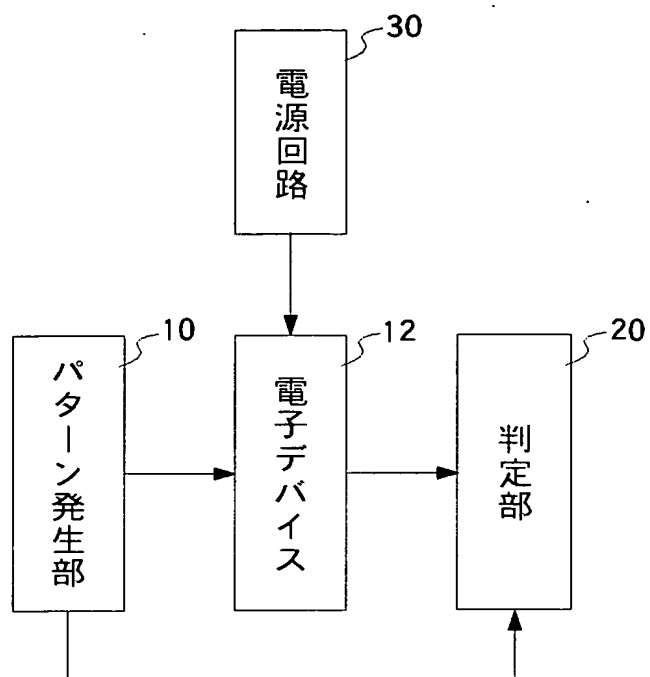
【符号の説明】

10・・・パターン発生部、12・・・電子デバイス、20・・・判定部、30・・・電源回路、32・・・電源部、34・・・第 1 電流変化部、36・・・電氣的経路、38・・・第 2 電流変化部、40・・・電流引き込み部、42・・・

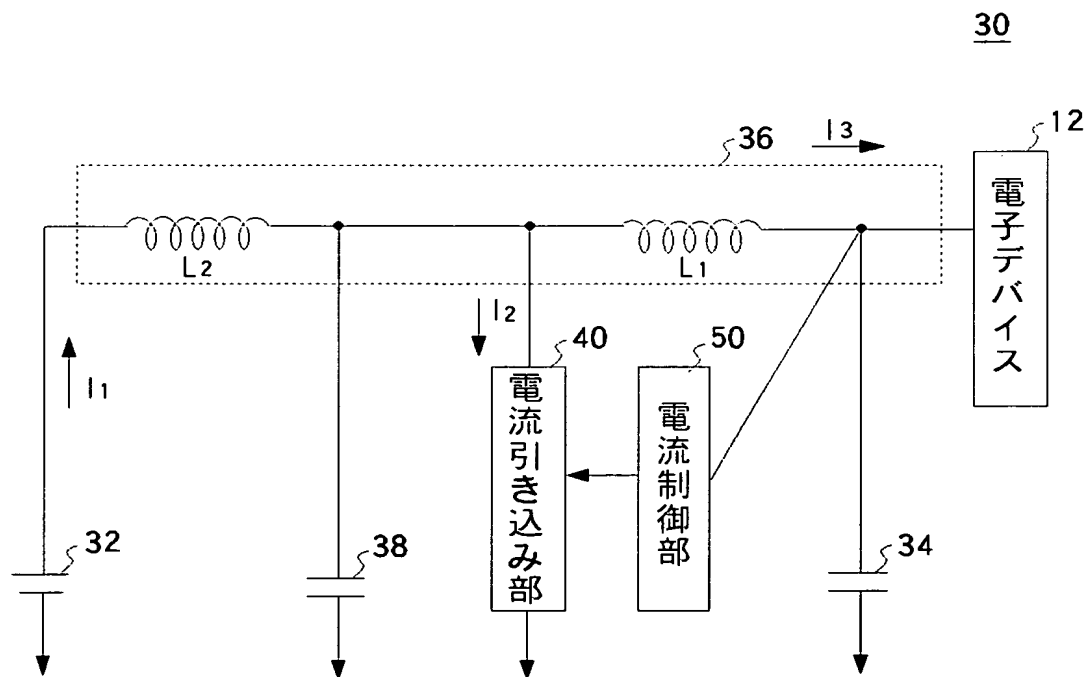
MOS-FET、50・・・電流制御部、52・・・比較器、54・・・比較器
、56・・・電圧源、58・・・電圧源

【書類名】 図面

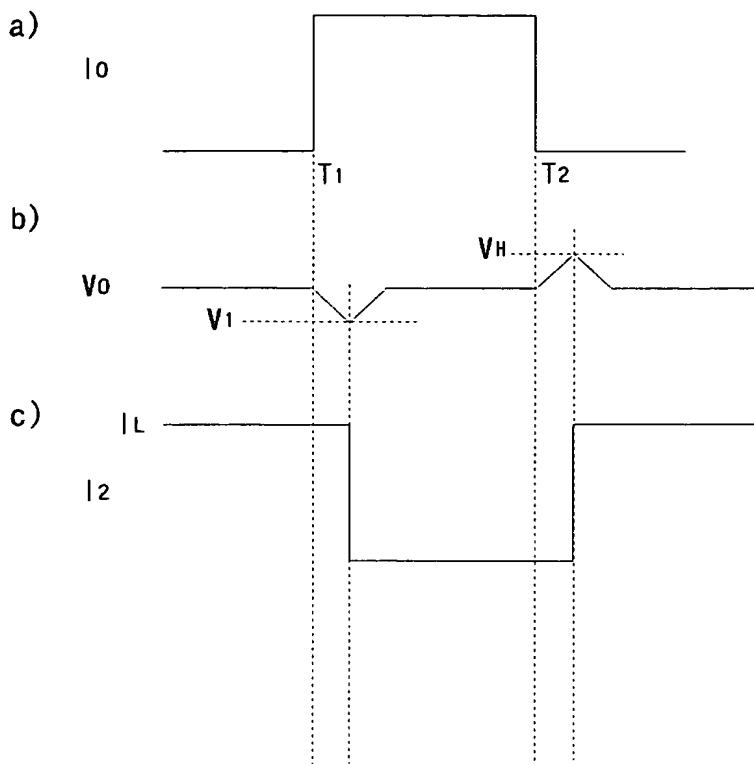
【図 1】



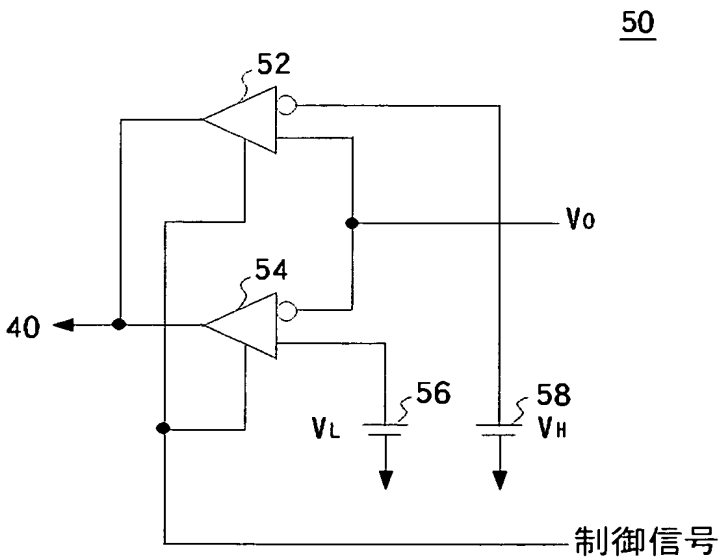
【図 2】



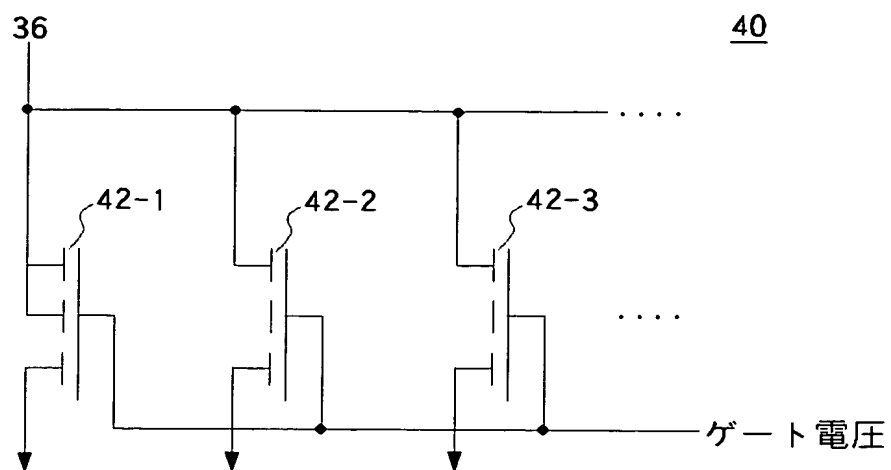
【図 3】



【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 電子デバイスについて、効率よく且つ安全に試験を行うことのできる試験装置を提供する。

【解決手段】 負荷に電圧を供給する電源回路であって、予め定められた電圧を発生する電源部と、電源部と負荷とを電氣的に接続する電氣的経路と、電氣的経路から電流を引き込む電流引き込み部と、負荷が受け取る電圧に基づいて、電流引き込み部が電氣的経路から引き込む電流を制御する電流制御部とを備えることを特徴とする電源回路を提供する。

【選択図】 図 1

特願 2001-171113

出願人履歴情報

識別番号

[390005175]

1. 変更年月日

1990年10月15日

[変更理由]

新規登録

住 所

東京都練馬区旭町1丁目32番1号

氏 名

株式会社アドバンテスト